

<<数字电路与逻辑设计>>

图书基本信息

书名：<<数字电路与逻辑设计>>

13位ISBN编号：9787115197672

10位ISBN编号：7115197679

出版时间：2009-9

出版时间：人民邮电出版社

作者：徐惠民等著

页数：316

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<数字电路与逻辑设计>>

前言

“数字电路与逻辑设计”是各高等院校多数工科专业的一门必修的专业基础课。课程的特点可以用“经典”、“现代”来概括。

“经典”是指课程的基本概念和基本理论是非常经典的；“现代”是指数字技术是现代发展最快的技术之一，必须以最新的数字技术成果充实到“数字电路与逻辑设计”课程和教材中来，保持课程和教材与现代数字技术的同步推进。

本书的编写就是遵循了经典和现代相结合的原则。

对于经典的概念、原理和方法既要保证讲解深入浅出、通俗易懂，同时对于有些传统的说法作了一些修正，使概念能够更加准确。

对于一些以前强调不够的内容，如缓冲器、锁存器等，增加了篇幅，以便为后续课程的学习打下良好的基础。

本书保持了1990年版《数字电路与逻辑设计》文字流畅、易学易懂的风格，力求使读者看得懂，学得会。

在力图使得本书符合现代数字技术发展要求方面，做了以下几方面的工作。

首先是引入了硬件描述语言（VHDL）及相应的技术。

VHDL描述是用一章的篇幅来介绍的，内容上是3个独立的部分：语言基础、组合电路描述和时序电路描述。

在教学使用时可以分散在其他相应章节后面来讲，也可以集中来讲，或者根据实验的需要来选用。

本书所使用的VHDL例子，全部在Quartus II平台上进行了验证，并给出了仿真波形。

其次是引入了逻辑仿真。

逻辑仿真不仅仅是重要的设计技术，也是一种现代的学习方法。

书中对于许多组合和时序电路都给出了输入和输出的仿真波形，非常有利于读者直观地感知理论分析的结果，并且从理论与实际结果的差别上进一步学习正确的分析方法。

<<数字电路与逻辑设计>>

内容概要

《数字电路与逻辑设计》是普通高等教育“十一五”国家级规划教材。

《数字电路与逻辑设计》系统地介绍了数字电路与逻辑设计的基本概念及分析和设计方法。

《数字电路与逻辑设计》的编写本着经典和现代相结合的原则，对于经典的概念、原理和方法进行准确的、深入浅出的讲解；对于现代的数字技术和设计方法，则是有针对性地选择了一些最新的设计理念和方法。

《数字电路与逻辑设计》普遍采用了逻辑仿真的波形图，使得分析和设计的结果更有真实感。

全书共分9章，包括数字电路中的数和编码、逻辑代数基础、集成门电路、组合逻辑电路的分析和设计、集成触发器、时序逻辑电路的分析和设计、大规模数字集成电路、数/模和模/数转换、VHDL描述逻辑电路等内容。

《数字电路与逻辑设计》可作为高等院校通信、信息、电子工程、计算机、自动化等相关专业的本科教材，也可供相关专业的研究生和工程技术人员阅读参考。

<<数字电路与逻辑设计>>

书籍目录

第1章 数字电路中的数和编码1.1 十进制数的二进制编码1.1.1 有权码和无权码1.1.2 格雷码1.1.3 二-十进制码的运算1.2 用补码表示负数1.2.1 补码1.2.2 补码加法本章小结习题和思考题第2章 数字逻辑基础2.1 逻辑变量和逻辑函数2.1.1 逻辑变量和逻辑系统2.1.2 基本逻辑运算和布尔代数公理2.1.3 其他常用逻辑运算2.2 布尔代数的定律和规则2.2.1 布尔代数的基本定律2.2.2 布尔代数的常用公式2.2.3 布尔代数的三个规则2.3 逻辑函数的标准表达式2.3.1 逻辑函数的最小项表达式2.3.2 逻辑函数的最大项表达式2.3.3 最小项表达式和最大项表达式的关系2.3.4 非标准表达式到标准表达式的转换2.3.5 任意项及其表示2.4 代数化简逻辑函数2.4.1 逻辑函数化简的标准2.4.2 代数化简法2.5 卡诺图法化简逻辑函数2.5.1 卡诺图及其构成2.5.2 卡诺图化简逻辑函数的基本原理2.5.3 如何将逻辑函数填入卡诺图2.5.4 卡诺图化简的步骤及举例2.6 硬件描述语言及逻辑仿真2.6.1 硬件描述语言2.6.2 逻辑仿真本章小结习题和思考题第3章 集成逻辑门电路3.1 数字集成电路的发展3.2 二极管门电路3.2.1 二极管与门3.2.2 二极管或门电路3.2.3 正逻辑和负逻辑3.3 三极管反相器3.3.1 三极管非门电路3.3.2 三极管反相器的负载电流3.4 TTL集成逻辑门电路3.4.1 TTL集成与非门3.4.2 TTL逻辑门的特性参数3.5 其他TTL集成门电路3.5.1 74系列集成电路3.5.2 抗饱和和TTL电路3.5.3 TTL或非门电路3.5.4 集电极开路门3.5.5 TTL三态门3.6 CMOS集成电路3.6.1 CMOS反相器3.6.2 其他CMOS逻辑电路3.6.3 CMOS漏极开路门和三态门3.6.4 CMOS传输门3.6.5 CMOS集成电路的使用3.7 ECL集成电路3.7.1 基本ECL门的组成3.7.2 ECL电路的特点本章小结习题和思考题第4章 组合逻辑电路的分析和设计4.1 组合逻辑电路的特点4.2 组合逻辑电路的分析4.2.1 组合逻辑电路的分析步骤4.2.2 组合逻辑电路分析举例4.3 组合逻辑电路的设计4.3.1 组合逻辑电路的设计步骤4.3.2 组合逻辑电路的实现方式4.3.3 组合逻辑电路设计举例4.4 中规模组合逻辑电路4.4.1 加法和减法器4.4.2 编码器4.4.3 译码器4.4.4 数据选择器4.4.5 数值比较器4.4.6 奇偶校验器/发生器4.4.7 中规模组合电路用于逻辑设计4.5 组合逻辑电路的竞争和冒险4.5.1 冒险的分类4.5.2 冒险的识别和消除本章小结习题和思考题第5章 集成触发器5.1 时序逻辑电路的特点5.2 触发器的基本特性及其记忆作用5.3 电位型触发器5.3.1 基本RS触发器5.3.2 可控RS触发器5.3.3 其他可控触发器5.3.4 电位型触发器的局限性5.3.5 电位型触发器的应用:锁存器5.4 钟控型触发器5.4.1 主从触发器5.4.2 边沿触发器5.5 触发器的逻辑符号5.6 CMOS触发器5.6.1 带使能端D触发器5.6.2 CMOS主从D触发器5.6.3 CMOS JK触发器5.7 触发器的转换5.8 集成触发器的时间参数5.8.1 建立时间和保持时间5.8.2 时钟信号的时间参数5.9 钟控触发器构成的常用时序电路5.9.1 寄存器5.9.2 移位寄存器5.9.3 计数器本章小结习题和思考题第6章 时序逻辑电路的分析和设计6.1 时序电路的分类和描述6.1.1 时序电路的一般分类6.1.2 同步时序电路的分类6.1.3 同步时序电路的描述6.2 常用同步时序电路的分析6.2.1 同步时序电路分析的步骤6.2.2 同步计数器的分析6.2.3 移位寄存器及其应用电路的分析6.3 常用时序电路的设计6.3.1 基本的设计步骤6.3.2 同步计数器的设计6.3.3 序列信号发生器6.3.4 M序列发生器6.4 异步计数器6.4.1 异步计数器的基本形式6.4.2 异步计数器的分析6.5 中规模时序集成电路6.5.1 中规模集成计数器6.5.2 中规模计数器的应用6.5.3 中规模移位寄存器6.5.4 中规模移位寄存器的应用6.6 一般时序电路的分析6.6.1 一般时序电路的特点6.6.2 一般时序电路分析举例6.7 一般时序电路的设计6.7.1 设计步骤6.7.2 状态表的建立6.7.3 状态表的简化6.7.4 状态分配本章小结习题和思考题第7章 大规模数字集成电路7.1 大规模数字集成电路概述7.1.1 大规模集成电路的分类7.1.2 专用集成电路的分类7.1.3 可编程逻辑器件及其发展7.1.4 PLD的分类7.1.5 PLD的性能特点7.2 存储器7.2.1 随机存储器7.2.2 只读存储器7.2.3 ROM作为逻辑器件7.2.4 存储器容量的扩展7.3 可编程逻辑阵列7.3.1 PLA结构的特点7.3.2 用PLA设计逻辑电路7.4 可编程阵列逻辑7.4.1 PAL的逻辑结构7.4.2 PAL芯片示例7.5 通用阵列逻辑7.5.1 GAL和PAL的区别7.5.2 输出逻辑宏单元7.5.3 GAL芯片示例7.6 复杂可编程逻辑器件7.6.1 CPLD器件的基本体系结构7.6.2 CPLD器件结构举例7.6.3 宏单元的构成7.6.4 PIA和I/O控制块7.6.5 CPLD产品举例7.7 现场可编程门阵列7.7.1 FPGA芯片的基本结构7.7.2 Altera公司FPGA芯片基本结构7.7.3 逻辑阵列块7.7.4 逻辑单元7.7.5 嵌入式RAM块7.7.6 输入输出单元7.7.7 FPGA芯片的编程7.7.8 FPGA产品举例7.8 CPLD和FPGA的比较本章小结习题和思考题第8章 数模和模数转换8.1 数模转换器8.1.1 数模转换器的基本要求8.1.2 数模转换器的主要参数8.1.3 数模转换器的一般框图8.1.4 权电阻网络数模转换器8.1.5 倒T形网络数模转换器8.1.6 权电流源网络数模转换器8.1.7 单电流源网络数模转换器8.1.8 数模转换器的选用8.2 模数转换器8.2.1 模数转换的一般过程8.2.2 模数转换器的主要参数8.2.3 逐次比较型模数转换器8.2.4 双积

<<数字电路与逻辑设计>>

分型模数转换器8.2.5 并联比较型模数转换器8.2.6 - 模数转换器8.2.7 流水线型模数转换器8.2.8 模数转换器的选用本章小结习题和思考题第9章 VHDL描述逻辑电路9.1 基于硬件描述语言的设计过程9.1.1 VHDL的基本特点9.1.2 设计过程9.1.3 Quartus II设计软件9.2 VHDL描述的基本结构9.2.1 实体描述9.2.2 结构体描述9.2.3 VHDL的3种描述9.3 数据类型、运算符和表达式9.3.1 枚举类型9.3.2 数组类型9.3.3 VHDL运算符9.3.4 常量的定义9.3.5 VHDL表达式9.4 VHDL的库和包9.4.1 VHDL库的种类和使用9.4.2 程序包9.4.3 库和程序包的引用9.5 数据流描述9.5.1 并行赋值语句9.5.2 条件赋值语句9.5.3 选择信号赋值语句9.6 性能描述9.6.1 PROCESS语句9.6.2 信号和变量赋值语句9.6.3 分支语句9.6.4 循环语句9.7 结构描述9.7.1 部件声明语句9.7.2 部件描述语句9.8 VHDL描述组合逻辑电路9.8.1 译码电路的描述9.8.2 编码器的描述9.9 触发器的VHDL描述9.9.1 电位型触发器的VHDL描述9.9.2 钟控型触发器的VHDL描述9.10 时序部件的VHDL描述9.10.1 计数器的VHDL描述9.10.2 移位寄存器的VHDL描述9.10.3 时序机的VHDL描述本章小结习题和思考题参考文献

<<数字电路与逻辑设计>>

章节摘录

第1章 数字电路中的数和编码 数字电路中要用到不同数制中的数，如n进制数、十进制数等。对于这些不同数制的数以及它们之间的互相转换，应该在计算机基础课程中有详细介绍，这里不再重复。

数字电路中要使用不同的二进制代码来表示十进制数，需要掌握相应的编码知识。此外，数字电路中还要用到负数在机器中的表示方法，以便方便地构成加法器/减法器最基本的运算电路。

通过本章学习，应掌握：十进制数的二进制编码；用补码表示负数及其相应的运算。

1.1 十进制数的二进制编码 数字电路和计算机中最常用的是二进制数，有时候也会使用十进制数。

但是0~9这样的：十进制数在二值的数字电路中是不能直接输入和运算的，需要用某种二进制代码表示以后才可以操作。

用一组特定的二进制代码来表示一组特定的事物，称为二进制编码。

一组字符、一组颜色、一批货物、一队参赛队员，等等，都可以是二进制编码的对象。

<<数字电路与逻辑设计>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>