

<<数字系统设计与Verilog HDL>>

图书基本信息

书名：<<数字系统设计与Verilog HDL>>

13位ISBN编号：9787121014949

10位ISBN编号：7121014947

出版时间：2005-9

出版时间：电子工业

作者：王金明

页数：371

字数：618000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<数字系统设计与Verilog HDL>>

内容概要

本书按照“器件—软件—设计语言”的顺序介绍数字系统设计的方法、CPLD/FPGA器件、典型的EDA设计软件和Verilog HDL硬件描述语言，力求涵盖数字系统开发涉及的主要技巧，并在内容上进行取舍，做了精心的编排。

本书以具体的实例，详细介绍用Quartus、MAX+plus 软件进行原理图设计和文本设计开发的过程，对Synplify Pro/ModelSim等专用开发工具的使用与相互接口也做了介绍。

Verilog HDL数字设计是本书的重点，以可综合的设计为重点，同时对仿真和模拟也做了深入阐述，讨论了设计方法和设计优化的问题，以大量经过验证的数字设计实例为依据，全面系统地阐述了Verilog HDL硬件设计开发的方法与技巧。

本书突出的特点是：着眼于实用性，紧密联系教学和科研实际，实例丰富。

全书概念清新，语言流畅，可读性强。

书中加入了大量的图和表，以增强表述的效果。

本书可作为电子工程、通信工程、仪器仪表、数字信号处理等专业本科生和研究生的教学用书，也可供从事电路设计和系统开发的工程技术人员阅读参考。

<<数字系统设计与Verilog HDL>>

书籍目录

第1章 EDA技术与数字系统设计 内容提要 1.1 引言 1.2 EDA技巧及其发展 1.3 数字系统的设计技术 1.4 数字系统的实现方式 1.5 数字系统的设计输入方式 1.6 数字系统设计的流程 1.7 常用的EDA设计工具 习题第2章 CPLD/FPGA的结构与配置 内容提要 2.1 概述 2.2 PLD的分类 2.3 PLD的基本结构 2.4 CPLD的结构与特点 2.5 FPGA的结构与特点 2.6 在系统编程与边界扫描测试技术 2.7 CPLD/FPGA器件产品概述 2.8 PLD器件的发展趋势 习题第3章 原理图设计输入方式 内容提要 3.1 原理图设计的流程 3.2 Quartus 原理图设计 3.3 MAX+plus 原理图设计 3.4 基于LPM宏单元库的设计 习题第4章 基于硬件描述语言的设计 内容提要 4.1 基于HDL文本输入的设计流程 4.2 Quartus 文本设计举例 4.3 MAX+plus 文本设计举例 4.4 Synplify pro文本设计举例 4.5 Synplify文本设计举例 4.6 ModelSim仿真举例 4.7 ispLEVER文本设计举例 习题第5章 Verilog HDI数字设计初步.....第6章 Verilog HDI行为语句第7章 Verilog HDI数字设计的层次与风格第8章 仿真第9章 Verilog HDI数字电路设计实践第10章 设计方法与设计优化第11章 数字系统设计开发实例第12章 实验与设计附录参考文献

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>