

<<数字系统设计与VHDL>>

图书基本信息

书名：<<数字系统设计与VHDL>>

13位ISBN编号：9787121067280

10位ISBN编号：7121067285

出版时间：2008-8

出版时间：电子工业

作者：(美)罗斯|译者:金明录//刘倩

页数：453

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<数字系统设计与VHDL>>

前言

2001年7月间，电子工业出版社的领导同志邀请各高校十几位通信领域方面的老师，商量引进国外教材问题。

与会同志对出版社提出的计划十分赞同，大家认为，这对我国通信事业、特别是对高等院校通信学科的教学工作会很有好处。

教材建设是高校教学建设的主要内容之一。

编写、出版一本好的教材，意味着开设了一门好的课程，甚至可能预示着一个崭新学科的诞生。

20世纪40年代MIT林肯实验室出版的一套28本雷达丛书，对近代电子学科、特别是对雷达技术的推动作用，就是一个很好的例子。

我国领导部门对教材建设一直非常重视。

<<数字系统设计与VHDL>>

内容概要

本书是为本科生和研究生撰写的数字系统设计高级课程教材，它把工业标准硬件描述语言VHDL和数字系统设计融为一体。

作者首先复习了数字系统设计的基本原理，然后从VHDL语言的基础知识开始，覆盖了许多基于VHDL语言的数字系统设计高级专题。

学生了解基本原理之后，学习数字系统设计的最好方法是通过实际例子。

因此本书中包含了丰富的设计实例，从简单的二进制加法器到复杂的微处理机设计，书中都进行了详细的介绍。

本书的最大特点不是把VHDL语言作为单纯的程序语言来讲解，而是把重点放在VHDL语言在数字系统设计中的实际应用上。

本书可作为高等院校电子、电气和计算机专业本科生、硕士生的教材，也可作为相关工程技术人员的参考书。

<<数字系统设计与VHDL>>

作者简介

Charles H.Roth , Jr. : 分别在明尼苏达大学、麻省理工学院和斯坦福大学获得电子工程专业本科、硕士和博士学位。

1961年就职于得克萨斯大学奥斯汀分校，目前是电气与计算机工程系的教授。

Eoth博士曾开发了逻辑设计课程的自学平台，因其出色的工程教育模式获General Dynamics Award奖。

他的授课和研究领域涵盖了数字系统理论和设计、微计算机系统和VHDL应用，出版了45著作。

<<数字系统设计与VHDL>>

书籍目录

第1章 逻辑设计基本原理简介 1.1 组合逻辑电路 1.2 布尔代数与代数式的化简 1.3 卡诺图 1.3.1 用卡诺图中嵌入的变量进行化简 1.4 用与非门和或非门进行设计 1.5 组合电路中的冒险 1.6 触发器和锁存器 1.7 MEALY时序电路设计 1.7.1 MEALY时序电路设计例子1：序列检测器 1.7.2 MEALY时序电路设计例子2：BCD码?余3码转换器 1.8 MOORE时序电路设计 1.8.1 MOORE电路例子1：序列检测器 1.8.2 MOORE电路设计例子2：非归零码-曼彻斯特码转换器 1.9 等价状态和状态表化简 1.10 时序电路的时序 1.10.1 传输延迟、建立时间和保持时间 1.10.2 最大时钟工作频率 1.10.3 时序条件 1.10.4 时序电路中的毛刺 1.10.5 同步设计 1.11 三态逻辑和总线 习题第2章 VHDL简介 2.1 计算机辅助设计 2.2 硬件描述语言 2.2.1 如何学习一种语言 2.3 组合逻辑电路的VHDL描述 2.4 VHDL模块 2.4.1 四位全加器 2.4.2 BUFFER模式的使用 2.5 顺序语句和进程语句 2.6 用进程语句模拟触发器 2.7 含有WAIT语句的进程 2.8 两种VHDL延迟：传输延迟和惯性延迟 2.9 VHDL代码的编译、仿真与综合 2.9.1 多进程仿真 2.10 VHDL数据类型和运算符 2.10.1 数据类型 2.10.2 VHDL语言的运算符 2.11 简单综合示例 2.12 多路选择器的VHDL设计 2.12.1 并发语句的使用 2.12.2 进程的使用 2.13 VHDL语言的库 2.14 用VHDL进程语句模拟寄存器和计数器 2.15 VHDL的行为和结构描述方式 2.15.1 时序机建模 2.16 变量、信号和常数 2.16.1 常数 2.17 数组 2.17.1 矩阵 2.18 VHDL中的循环语句 2.19 ASSERT和REPORT语句 习题第3章 可编程逻辑器件简介 3.1 可编程逻辑器件简介 3.2 简单可编程逻辑器件 3.2.1 只读存储器 3.2.2 可编程逻辑阵列 3.2.3 可编程阵列逻辑 3.2.4 可编程逻辑器件/通用阵列逻辑 3.3 复杂可编程逻辑器件 3.3.1 CPLD示例：XILINX公司的COOLRUNNER系列芯片第4章 设计举例第5章 SM图与微程序第6章 FPGA设计实例第7章 浮点数算数第8章 VHDL语言的高级议题第9章 RISC微处理器设计第10章 硬件测试和可测试性设计第11章 设计实例补充附录A VHDL语言小结附录B IEEE标准库附录C TEXTIO包集合附录D 专题设计项目索引参考文献

<<数字系统设计与VHDL>>

章节摘录

这一章节将回顾许多逻辑设计的一些基本原理，这些内容一般在逻辑设计初级课程中讲授，也会提到一些将在以后的章节里引用的例子。

对本章节里讨论的内容如果想多了解一些，读者可查阅经典的逻辑设计基础教程，例如《逻辑设计基础》第五版（Roth, Fundamentals of Logic Design, 5th Edition. Thomson Brooks/Cole . 2004）。

首先，我们复习组合逻辑电路，随后复习时序逻辑。

组合逻辑中没有存储单元，所以其当前输出只与当前输入有关。

时序逻辑中有存储单元，所以其当前的输出不仅与当前的输入有关而且与以前的输入也有关。

本章中介绍的时序电路时序和同步设计的内容很重要，只有熟练掌握了时序的相关内容，才能更好地进行数字系统设计。

1.1组合逻辑电路图1.1中列举了一些逻辑电路中常用的基本逻辑门符号。

如果没有另外说明，我们指定逻辑变量取值为0和1两种。

通常，我们使用正逻辑，即低电平对应逻辑0，高电平对应逻辑1。

相对地，当使用负逻辑时，低电平对应逻辑1，高电平对应逻辑0。

<<数字系统设计与VHDL>>

编辑推荐

《国外电子与通信教材系列·数字系统设计与VHDL(第2版)》的最大特点不是把VHDL语言作为单纯的程序语言来讲解，而是把重点放在VHDL语言在数字系统设计中的实际应用上。

版权说明

本站所提供下载的PDF图书仅提供预览和简介, 请支持正版图书。

更多资源请访问:<http://www.tushu007.com>