

<<TMS320C28X系列DSP的CPU与>>

图书基本信息

书名：<<TMS320C28X系列DSP的CPU与外设（下）>>

13位ISBN编号：9787302088493

10位ISBN编号：7302088497

出版时间：2005-1

出版时间：清华大学出版社

作者：Texas instruments incorporated,张卫宁

页数：701

字数：622000

译者：张卫宁

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<TMS320C28X系列DSP的CPU与>>

内容概要

本书详细介绍了TMS320C28x系列DSP的事件管理器、模-数转换器、32位CPU定时器、多通道缓冲串行口、串行外设接口、串行通信接口、增强型区域网络控制器、通用输入/输出多路复用器，以及电气特性和机械数据等内容。

本书可供高等学校电子、通信、计算机、自动控制和电力电子技术等专业的高年级本科生及研究生作为教科书或参考书，也可作为各领域从事信号处理、控制和电力电子技术的科研及工程技术人员的参考书籍。

<<TMS320C28X系列DSP的CPU与>>

书籍目录

第11章事件管理器(EV) 11.1事件管理器功能概述 11.1.1事件管理器功能 11.1.2EV的增强特性 11.1.3事件管理器的寄存器地址 11.1.4通用目的(GP)定时器 11.1.5使用GP定时器产生PWM输出 11.1.6全比较单元 11.2PWM电路 11.2.1有比较单元的PWM电路 11.2.2PWM信号的产生 11.2.3空间向量PWM 11.3捕捉单元 11.3.1捕捉单元概述 11.3.2捕捉单元的操作 11.3.3捕捉单元的FIFO堆栈 11.3.4捕捉中断 11.3.5正交编码脉冲电路(QEP) 11.4事件管理器的中断 11.4.1事件管理器中断概述 11.4.2EV中断请求和服务 11.5事件管理器的寄存器 11.5.1寄存器概述 11.5.2定时器寄存器 11.5.3比较控制寄存器 11.5.4比较行为控制寄存器 11.5.5捕捉单元寄存器 11.5.6事件管理器中断标志寄存器 11.5.7事件管理器控制寄存器 11.5.8寄存器位设置的区别第12章模-数转换器(ADC) 12.1ADC模块的特点 12.2自动转换序列发生器的工作原理 12.2.1序列采样模式 12.2.2并发采样模式 12.2.3并发采样双序列发生器模式举例 12.2.4并发采样级联序列发生器模式举例 12.3连续自动序列化模式 12.3.1序列发生器启动/停止模式 12.3.2并发采样模式 12.3.3输入触发描述 12.3.4序列转换过程中的中断操作 12.4ADC时钟预定标器 12.5低功耗方式 12.6加电顺序 12.7序列发生器的替换特性 12.8ADC寄存器 12.8.1ADC控制寄存器 12.8.2最大转换通道寄存器 12.8.3自动序列状态寄存器 12.8.4ADC状态和标志寄存器 12.8.5ADC输入通道选择序列控制寄存器 12.8.6ADC转换结果缓冲寄存器第13章32位CPU定时器O/1/2 13.1CPU定时器的结构与工作原理 13.2CPU定时器的寄存器 13.2.1定时器计数器寄存器 13.2.2定时器计数器寄存器高位 13.2.3定时器周期寄存器 13.2.4定时器周期寄存器 13.2.5定时器控制寄存器 13.2.6定时器预定标计数器低位 13.2.7定时器预定标计数器高位第14章多通道缓冲串行E!(McBSP) 14.1概述 14.1.1McBSP介绍 14.1.2寄存器一览 14.1.3McBSP操作 14.1.4McBSP的采样率发生器 14.1.5McBSP的意外/出错情况 14.2多通道选择模式 14.2.1通道、模块、分区 14.2.2A-bis模式 14.2.3SPI伪、议 14.3配置接收器和发送器 14.3.1接收器配置 14.3.2发送器配置 14.4仿真和复位事项 14.4.1McBSP仿真模式 14.4.2数据打包实例 14.4.3GPIO功能 14.5McBSP的FIFO和中断 14.5.1McBSP的FIFO概述 14.5.2FIFO模式下McBSP的功能性与局限性 14.5.3McBSP的FIFO操作 14.5.4McBSP接收中断的产生 14.5.5McBSP发送中断的产生 14.5.6McBSP FIFO寄存器的说明 14.6McBSP寄存器 14.6.1数据接收和发送寄存器 14.6.2串行口控制寄存器(SPCR1和SPCR2) 14.6.3接收控制寄存器(RCRI和RCR2) 14.6.4发送控制寄存器(XCRI和XCR2) 14.6.5采样率产生器寄存器(SRGRI和SRGR2) 14.6.6多通道控制寄存器(MCRI和MCR2) 14.6.7引脚控制寄存器(PCR) 14.6.8接收通道使能寄存器(RCERA-RCERH) 14.6.9发送通道使能寄存器(XCERA-XCERH) 14.6.10寄存器总结第15章串行外围接口(SPI) 15.1增强型SPI模块概述 15.2SPI模块结构及工作原理 15.2.1SPI模块信号总结 15.2.2SPI模块寄存器概述 15.2.3SPI操作 15.2.4SPI中断 15.2.5数据格式 15.2.6波特率和时钟方案 15.2.7复位的初始化 15.2.8SPI FIFO说明 15.3SPI的寄存器组 15.3.1SPI配置控制寄存器 15.3.2SPI 512作控制寄存器 15.3.3SPI状态寄存器 15.3.4SPI波特率寄存器 15.3.5SPI仿真缓冲寄存器 15.3.6SPI串行接收缓冲寄存器 15.3.7SPI串行发送缓冲寄存器 15.3.8SPI串行数据寄存器 15.3.9SPI FIFO发送、接收及控制寄存器 15.3.10SPI优先级控制寄存器 15.4SPI范例波形第16章串行通信接口(SCI) 16.1增强型SCI模块概述 16.2SCI模块结构及工作原理 16.2.1SCI模块信号总结 16.2.2多处理器和异步处理模式 16.2.3SCI可编程数据格式 16.2.4SCI多处理器通信 16.2.5空闲线多处理器模式 16.2.6地址位多处理器模式 16.2.7SCI通信格式 16.2.8SCI端口的中断 16.2.9SCI波特率计算 16.2.10SCI增强型特点 16.3SCI寄存器组 16.3.1SCI模块寄存器一览 16.3.2SCI通信控制寄存器 16.3.3SCI控制寄存器1 16.3.4SCI波特率选择寄存器组 16.3.5SCI控制寄存器2 16.3.6SCI接收状态寄存器 16.3.7接收数据缓冲寄存器 16.3.8SCI发送数据缓冲寄存器 16.3.9SCI FIFO寄存器组 16.3.10优先级控制寄存器第17章增强型区域网络控制器(eCAN) 17.1eCAN的结构 17.1.1CAN概述 17.1.2CAN网络和模块 17.1.3eCAN控制器概述 17.1.4消息对象 17.1.5消息邮箱 17.2eCAN的寄存器 17.3eCAN配置 17.3.1CAN模块初始化 17.3.2分步配置eCAN 17.3.3

<<TMS320C28X系列DSP的CPU与>>

远程帧邮箱操作 17.3.4中断 17.3.5 CAN功率下降模式第18章 通用输入 / 输出(GPIO)多路复用器 18.1 GPIO多路复用器 18.2 GPIO多路复用器的寄存器第19章 电气特性和机械数据 19.1 电气特性 19.2 机械数据附录A寄存器速查参考 附录A.1 CPU寄存器速查参考 A.1.1访问CPU寄存器的指令和复位值 A.1.2寄存器图解 附录A.2事件管理器EV寄存器一览 附录A.3片内ADC寄存器一览 附录A.4串行外围接EISPI寄存器一览 附录A.5串行通信接SCI寄存器一览 附录A.6CPU定时器0 / 1 / 2的寄存器一览 附录A.7多通道缓冲串行ISIMcBSP寄存器一览 附录A.8eCAN寄存器一览 附录A.9通用I/OHGPIO寄存器一览 附录A.10时钟、系统控制及PIE寄存器一览 附录A.11片内Flash、OTP寄存器一览 附录A.12外设接HXINTF的寄存器一览附录B 词汇表参考文献

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>