

<<计算机组成与结构>>

图书基本信息

书名：<<计算机组成与结构>>

13位ISBN编号：9787302148944

10位ISBN编号：7302148945

出版时间：2007-7

出版时间：清华大学

作者：王爱英

页数：451

字数：705000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<计算机组成与结构>>

内容概要

《普通高等教育“十一五”国家级规划教材·清华大学计算机系列教材：计算机组成与结构（第4版）》共分12章，第1章～第10章主要论述计算机的基本组成原理和结构。

内容包括数制和码制，基本逻辑部件，构成整个计算机系统的中央处理器（CPU）、存储器系统、输入输出（I/O）系统以及计算机网络等。

并注意与当代先进的计算机技术相结合，例如在书中讨论了流水线组织、多级cache、系统总线 and 外设接口的最新进展等。

第11章全面讨论了各种类型的计算机，诸如微机、便携机、PDA、工作站/服务器、多媒体、并行多处理机等。

第12章简单介绍了计算机的硬件设计方法。

《普通高等教育“十一五”国家级规划教材·清华大学计算机系列教材：计算机组成与结构（第4版）》可作为理工科大学学生学习“计算机组成与结构”课程或“计算机组成原理”课程的教科书，也可供从事计算机事业的工程技术人员参考。

<<计算机组成与结构>>

书籍目录

第1章 计算机系统概论

- 1.1 计算机的语言
- 1.2 计算机的硬件
- 1.3 计算机系统的层次结构
- 1.4 电子计算机的发展简史
- 1.5 计算机的应用
- 1.6 计算机网络
 - 1.6.1 计算机网络基础知识
 - 1.6.2 局域网
 - 1.6.3 广域网和网络协议 (ISO/OSI基本参考模型、TCP / IP协议)
 - 1.6.4 网络互连设备

习题

第2章 计算机的逻辑部件

- 2.1 计算机中常用的组合逻辑电路
 - 2.1.1 三态电路
 - 2.1.2 异或门及其应用
 - 2.1.3 加法器
 - 2.1.4 算术逻辑单元
 - 2.1.5 译码器
 - 2.1.6 数据选择器
- 2.2 时序逻辑电路
 - 2.2.1 触发器
 - 2.2.2 寄存器和移位寄存器
 - 2.2.3 计数器
- 2.3 阵列逻辑电路
 - 2.3.1 只读存储器 (ROM)
 - 2.3.2 可编程序逻辑阵列 (PLA)
 - 2.3.3 可编程序阵列逻辑 (PAL)
 - 2.3.4 通用阵列逻辑 (GAL)
 - 2.3.5 门阵列 (GA)、宏单元阵列 (MCA)、标准单元阵列 (SCA)
 - 2.3.6 可编程序门阵列 (PGA)

习题

第3章 运算方法和运算部件

- 3.1 数据的表示方法和转换
 - 3.1.1 数值型数据的表示和转换
 - 3.1.2 十进制数的编码与运算
- 3.2 带符号的二进制数据在计算机中的表示方法及加减法运算
 - 3.2.1 原码、补码、反码及其加减法运算
 - 3.2.2 加减法运算的溢出处理
 - 3.2.3 定点数和浮点数
- 3.3 二进制乘法运算
 - 3.3.1 定点数一位乘法
 - 3.3.2 定点数二位乘法
 - 3.3.3 阵列乘法器
- 3.4 二进制除法运算

<<计算机组成与结构>>

- 3.4.1 定点除法运算
- 3.4.2 提高除法运算速度的方法举例
- 3.5 浮点数的运算方法
 - 3.5.1 浮点数的加减法运算
 - 3.5.2 浮点数的乘除法运算
- 3.6 运算部件
- 3.7 数据校验码
 - 3.7.1 奇偶校验码
 - 3.7.2 海明校验码
 - 3.7.3 循环冗余校验 (CRC) 码
- 习题
- 第4章 主存储器
 - 4.1 主存储器处于全机中心地位
 - 4.2 主存储器分类
 - 4.3 主存储器的主要技术指标
 - 4.4 主存储器的基本操作
 - 4.5 读 / 写存储器
 - 4.6 非易失性半导体存储器
 - 4.7 DRAM的研制与发展
 - 4.8 半导体存储器的组成与控制
 - 4.9 多体交叉存储器
 - 4.9.1 编址方式
 - 4.9.2 重叠与交叉存取控制
- 习题
-
- 第5章 指令系统
- 第6章 中央处理器
- 第7章 存储系统
- 第8章 辅助存储器
- 第9章 输入输出 (I/O) 设备
- 第10章 输入输出 (I/O) 系统
- 第11章 计算机系统
- 第12章 计算机硬件设计和实现导论
- 习题答案
- 参考文献

<<计算机组成与结构>>

章节摘录

版权页：插图：输入输出系统包括外部设备（输入输出设备和辅助存储器）及其与主机（CPU和存储器）之间的控制部件。

后者称之为设备控制器，诸如磁盘控制器、打印机控制器等，有时也称为设备适配器或接口，其作用是控制并实现主机与外部设备之间的数据传送。

有关设备本身的情况已在第8和第9章叙述，本章主要介绍设备控制器的工作原理及其与主机之间传送数据的协议，即系统总线和I/O总线。

至于设备控制器与设备之间的连接在第8章中已经涉及，在本章的外设接口中将继续进行讨论。

在本书中，外部设备即是外围设备，并以E表示字节（Byte），b表示位（bit）。

10.1.1 输入输出设备的编址及设备控制器的基本功能 为了CPU便于对I/O设备进行寻址和选择，必须给众多的I/O设备进行编址，也就是给每一台设备规定一些地址码，称为设备号或设备代码。

随着CPU对I/O设备下达命令方式的不同而有以下两种寻址方法。

（1）专设I/O指令。

例如指令IN完成输入，指令OUT完成输出操作。

指令的地址码字段指出输入输出设备的设备代码。

（2）利用访存（取数/存数）指令完成I/O功能。

使用这种方法时，从主存的地址空间中分出一部分地址码作为I/O的设备代码，当访问到这些地址时，表示被访的不是主存储器，而是I/O设备寄存器（例如设备数据缓冲寄存器或设备状态寄存器等）。

IBM PC等系列计算机设置有专门的I/O指令，设备的编址可达512个，部分设备的地址码如表10.1所示。

从表中可见，每一台设备占用了若干个地址码，分别表示相应的设备控制器中的寄存器地址。

各寄存器的地址码不得相同，具有唯一性。

设备控制器（I/O接口）的基本功能如下。

（1）实现主机和外围设备之间的数据传送控制。

其中包括同步控制、设备选择和中断控制等。

DMA设备还应具有直接访问存储器功能，在接口中要规定中断请求级别和DMA请求级别，访问主存时要给出存储器地址。

CPU发I/O数据传送命令时，必须指明设备地址码，经各设备接口译码后，让选中的设备参加数据传送。

（2）实现数据缓冲，以达到主机同外围设备之间的速度匹配。

在接口电路中，一般设置一个或几个数据缓冲寄存器。

在传送过程中，先将数据送入数据缓冲寄存器，然后再送到目的设备（输出）或主机（输入）。

（3）接受主机的命令，提供设备接口的状态，并按照主机的命令控制设备。

输入输出接口类型如下。

（1）按照数据传送的宽度可分为并行接口和串行接口。

在并行接口中，设备和接口是将一个字节（或字）的所有位同时传送。

在串行接口中，设备和接口间的数据是一位一位串行传送的，而接口和主机之间是按字节或字并行传送。

接口要完成数据格式的串一并变换。

在10.6.3节将举例说明。

（2）按照数据传送的控制方式可分成程序控制输入输出接口，程序中断输入输出接口和直接存储器存取（DMA）接口等。

<<计算机组成与结构>>

编辑推荐

<<计算机组成与结构>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>