

<<数字逻辑基础>>

图书基本信息

书名：<<数字逻辑基础>>

13位ISBN编号：9787309069198

10位ISBN编号：7309069196

出版时间：2012-12

出版时间：复旦大学出版社

作者：陈光梦

页数：335

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

前言

本教材自2004年出版以来，一直作为复旦大学信息科学与工程学院《数字逻辑》课程的教材使用，同时也是复旦大学理科平台课程的教材之一，针对这几年教学实践中发现的一些问题，本次再版时对2007年的第二版教材做了一些改动：第一，当初确定本教材的整体构想是以数字逻辑为主，对于数字集成电路的内部结构基本不加涉及，这样可以在尚未学习模拟电路课程时就开始学习本课程，但是考虑到有些内容，例如延时、冒险、竞争等与电路内部结构具有一定联系，书中加入关于晶体管开关作用的一节，这次再版时，为了更好地阐述数字集成电路的特性，将它改成了数字集成电路的电气特性，而将原来的晶体管开关作用以及门电路的结构等内容作了一些补充与改动后放在附录中。

第二，在《触发器》一章中增加了用触发器构成延时单元，进而解决数字信号处理一类问题的设计方法，这部分内容构成了关于同步时序逻辑的设计中有限状态机方法的一种补充，使得一些比较简单的同步时序问题不必沿用有限状态机设计这样一个固定的套路，相应地对原来同步时序设计中的部分内容也作了修改。

第三，考虑到现在数字电路的时钟速率越来越高，在设计同步时序电路的时候对于时钟信号的限制越来越重要，因此在教材中增加了一节关于时钟信号限制的内容。

另外，本次再版时对原书中的一些错误做了修正，增加了部分习题。

在本书修改过程中，得到了我的同事任至镐、王勇、尹建君等老师的许多帮助，也得到本书责任编辑梁玲博士的大力支持，在此一并表示衷心感谢。

<<数字逻辑基础>>

内容概要

本书是电子学基础课程中关于数字逻辑部分的教材，在内容安排上注重各种逻辑功能的设计思想、实现方法和设计过程，着重培养学生对于数字逻辑的基本分析与设计能力，具体电路的分析为基本原理和基本分析方法服务。

本书除了最基本的逻辑代数理论外，还详细讨论了组合逻辑和时序逻辑的原理、分析和设计过程。在组合逻辑中除了常用逻辑模块外，还介绍了各种运算电路。

在时序逻辑中不仅对同步时序电路展开了讨论，还详细讨论了异步时序电路。

最后，本书还介绍了数字系统的EDA设计过程，力图使读者能够对整个数字逻辑系统有一个比较全面的了解。

本书可以作为高等学校电子科学与技术类专业学生的教科书，也可以作为相关技术人员的参考书。

<<数字逻辑基础>>

作者简介

陈光梦，男，1950年生。
1966年因“文革”辍学，进入工厂。
1977年恢复高考后考入复旦大学，毕业后留校至今。

留校以后一直从事电路与系统的教学与科研工作。
长期从事电子线路基础教学，曾参加过国家教委组织的中华学习机系列的研制工作，参加过上海多家工厂的工业自

<<数字逻辑基础>>

书籍目录

第1章 逻辑代数基础 §1.1 逻辑代数概述 1.1.1 逻辑变量和逻辑函数 1.1.2 基本逻辑运算 1.1.3 常用的复合逻辑运算 1.1.4 逻辑图 §1.2 逻辑代数的基本定理 1.2.1 基本公式 1.2.2 其他常用逻辑恒等式 1.2.3 基本逻辑定理 §1.3 逻辑函数的标准表达式和卡诺图 1.3.1 逻辑函数的两种标准表达形式 1.3.2 两种逻辑函数标准表达式之间的相互关系 1.3.3 将逻辑函数按照标准形式展开 1.3.4 逻辑函数的卡诺图表示 §1.4 逻辑函数的化简 1.4.1 代数法化简 1.4.2 卡诺图化简法 1.4.3 利用卡诺图运算来进行逻辑化简 1.4.4 不完全确定的逻辑函数的化简 1.4.5 使用异或函数的卡诺图化简 1.4.6 多输出逻辑函数的化简 1.4.7 影射变量卡诺图 1.4.8 逻辑函数的计算机化简 本章概要 思考题和习题第2章 组合逻辑电路 §2.1 组合逻辑电路分析 2.1.1 组合逻辑电路分析的一般过程 2.1.2 常用的组合逻辑电路模块分析 §2.2 组合逻辑电路设计 2.2.1 组合逻辑电路设计的一般过程 2.2.2 应用组合逻辑电路模块构成组合电路 2.2.3 数字运算电路设计 §2.3 数字集成电路的电气特性 2.3.1 门电路的电压传输特性 2.3.2 数字集成电路的静态特性 2.3.3 数字集成电路的动态特性 2.3.4 三态输出电路和开路输出电路 §2.4 组合逻辑电路中的竞争-冒险 2.4.1 竞争-冒险现象及其成因 2.4.2 检查竞争-冒险现象的方法 2.4.3 消除竞争-冒险现象的方法 本章概要 思考题和习题第3章 触发器及其基本应用电路 §3.1 触发器的基本逻辑类型及其状态的描写 3.1.1 RS触发器 3.1.2 JK触发器 3.1.3 D触发器 3.1.4 T触发器 3.1.5 4种触发器的相互转换 §3.2 触发器的电路结构与工作原理 3.2.1 D锁存器 3.2.2 主从触发器 3.2.3 边沿触发器 3.2.4 边沿触发器的动态特性 §3.3 触发器的基本应用 3.3.1 简单计数器 3.3.2 寄存器 本章概要 思考题和习题第4章 同步时序电路 §4.1 时序电路的描述 4.1.1 两种基本模型 4.1.2 状态转换图和状态转换表 4.1.3 两种基本模型的相互转换 §4.2 同步时序电路的分析 4.2.1 同步时序电路分析的一般过程 4.2.2 常用同步时序电路分析 §4.3 同步时序电路的设计 4.3.1 同步时序电路设计的一般过程 4.3.2 带有冗余状态的同步时序电路设计 4.3.3 用算法状态机方法设计同步时序电路 4.3.4 同步时序电路设计中的状态分配问题 §4.4 时序电路的状态化简 4.4.1 完全描述状态表的等价与化简 4.4.2 不完全描述状态表的化简 §4.5 同步时序电路系统中的一些实际问题 4.5.1 电路延时的影响 4.5.2 时钟信号的驱动问题 本章概要 思考题和习题第5章 异步时序电路 §5.1 基本型异步时序电路的分析 5.1.1 基本型异步时序电路的结构及其描述 5.1.2 基本型异步时序电路的一般分析过程 §5.2 基本型异步时序电路中的竞争与冒险 5.2.1 临界竞争与非临界竞争 5.2.2 临界竞争的判别 5.2.3 临界竞争的消除 5.2.4 基本型异步时序电路中的冒险 §5.3 基本型异步时序电路设计 §5.4 脉冲型异步时序电路的分析与设计 5.4.1 脉冲型异步时序电路的分析 5.4.2 脉冲型异步时序电路的设计 本章概要 思考题和习题第6章 可编程逻辑器件与数字系统设计初步 §6.1 可编程逻辑器件的基本结构 6.1.1 基于乘积项的可编程逻辑器件 6.1.2 基于查找表的可编程逻辑器件 6.1.3 可编程逻辑器件中的“熔丝” 6.1.4 可编程逻辑器件的编程过程 §6.2 数字系统设计初步 6.2.1 数字系统 6.2.2 数字系统设计的一般过程 6.2.3 用可编程逻辑器件进行数字系统设计 本章概要 思考题和习题附录 附录1 数制与代码 附录2 《电器图用图形符号——二进制逻辑单元》(GB4728.12-85)简介 附录3 二极管、晶体管与场效应管的开关特性 附录4 集成逻辑门电路的内部结构简介 附录5 VHDL的对象、运算符和关键字 参考文献

<<数字逻辑基础>>

章节摘录

版权页：插图：6.2.2数字系统设计的一般过程 目前的数字系统设计普遍采用自顶向下（Top—down）的设计方法，该方法的核心就是首先将一个数字系统的功能要求分析清楚，然后根据系统功能将系统层层分解，直到可以用基本模块实现。

一般而言，用硬件实现一个数字系统不外乎以下几种方法：全部用标准的数字逻辑模块器件实现、全部用PLD实现、用标准模块器件和PLD混合实现。

标准的数字逻辑模块器件由于其集成规模较小，一般适用于系统规模不大的场合，可编程逻辑芯片具有集成规模大、可以反复编程、设计工具完善等一系列优点，所以在进行数字系统（尤其是大规模数字系统）设计时，一般都采用可编程逻辑器件进行。

采用不同的实现方法，其实现过程也不同，自顶向下的设计过程也略有差别，一般而言，按照自顶向下的设计方法，大致上可以将数字系统设计分成以下3个步骤。

步骤一 系统功能级设计 在系统功能级（System Function Level）进行设计的第1步是系统需求分析系统的任务、要求、功能等统称为系统需求，只有彻底搞清楚系统需求以后才能进行下一步设计工作，所以系统功能级设计的工作至关重要。

系统需求明确以后，可以确定系统的总体设计方案，同一个任务可能有多种不同的实现方案，例如对于一个数字系统而言，总可以用可编程逻辑器件或传统的数字逻辑器件来实现，这种实现方案被称为硬件（Hardware）实现，也可以借助于计算机用软件（Software）实现，还可以用微程序实现，这被称为固件（Firmware）实现，这里就存在一个合理选择实现方案的问题，后面两种实现方法已经超出本书的讨论范围，这里不作讨论，但是即使只用硬件实现，也还可能有许多不同的方案，例如实现一个加法就可能有并行加法和串行加法两种选择，前者速度快但结构复杂，后者则恰恰相反，由于总体方案涉及系统的速度、复杂度、性能价格比等诸多因素，所以必须认真进行选择。

功能级设计的结果是得到一份设计说明书，该说明书需详细记录系统的需求以及实现这些需求的系统总体方案。

步骤二 行为级设计 行为级（Behavior Level）设计是在系统方案确定之后，从逻辑结构上对系统进行划分，确定系统的结构以及系统的控制算法的过程。

系统的划分过程是由粗到细层层进行，开始可能只有控制子系统和数据子系统两个大模块，然后根据逻辑功能将两个模块进一步细分，细分的依据是按照系统的工作原理进行的，逻辑划分结束后，应该得到系统的逻辑框图。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>