

<<EDA技术及应用教程>>

图书基本信息

书名：<<EDA技术及应用教程>>

13位ISBN编号：9787512408715

10位ISBN编号：7512408714

出版时间：2012-8

出版时间：北京航空航天大学出版社

作者：刘艳萍，高振斌 主编

页数：368

字数：608000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<EDA技术及应用教程>>

内容概要

刘艳萍、高振斌主编的《EDA技术及应用教程》根据工程设计、课堂教学和实验教学的要求，以提高实际工程设计能力为目的，对EDA技术和相关知识做了系统和完整的介绍；重点讲述了硬件描述语言（VHDL）及用VHDL语言设计数字逻辑电路和数字系统的方法；这是电子系统设计方法上的一次革命性的变化，也是21世纪的电子工程师必须掌握的专门知识。

全书分为“理论篇”和“实践篇”，共9章。

“理论篇”详细介绍了

EDA技术的基本知识、目标器件的结构原理、设计输入方法、VHDL的设计优化和逻辑综合、综合开发平台以及EDA技术的典型应用，每章都配有习题。

“实践篇”介绍了常用的EDA技术工具的使用方法、实验内容和FPGA硬件系统设计。

实验内容包含基础性实验、综合性实验和设计性实验三部分，每一个实验后面都有拓展性的思考题，给学习者足够的思考空间和创造空间。

《EDA技术及应用教程》可以作为高等院校电子工程、通信、工业自动化、计算机应用技术等学科的本科生或研究生的电子设计或EDA技术课程的教材和实验指导书，也可作为相关专业技术人员的参考书。

<<EDA技术及应用教程>>

书籍目录

第1章 绪论

1.1 EDA概述

1.1.1 EDA技术的发展历程

1.1.2 EDA技术的基本特征

1.1.3 EDA技术实现目标

1.1.4 硬件描述语言(HDL)

1.1.5 EDA技术的基本工具

1.1.6 EDA技术的基本设计思路

1.1.7 EDA系统级设计开发流程

1.1.8 EDA技术的发展趋势

1.2 数字系统硬件设计概述

1.2.1 自底向上的设计

1.2.2 自顶向下的设计

1.2.3 自顶向下技术的设计流程及关键技术

1.2.4 设计描述风格

习题

第2章 VHDL语言程序的基本要素及基本结构

2.1 VHDL语言的命名规则

2.1.1 数字型文字

2.1.2 字符串型文字

2.1.3 标识符

2.1.4 下标名

2.1.5 段名

2.1.6 注释

2.2 VHDL语言的数据类型及运算操作符

2.2.1 VHDL语言的客体及其分类

2.2.2 VHDL语言的数据类型

2.2.3 VHDL语言的运算操作符

2.3 VHDL语言设计的基本单元及其构成

2.3.1 实体说明

2.3.2 构造体

2.4 VHDL构造体描述的几种方法

2.4.1 行为描述

2.4.2 数据流描述

2.4.3 结构描述

2.5 包集合、库及配置

2.5.1 库

2.5.2 包集合

2.5.3 配置(CONFIGURATION)

2.6 VHDL子程序 (SUBPROGRAM)

习题

第3章 VHDL语言的主要描述语句

3.1 顺序处理语句

3.1.1 WAIT语句

3.1.2 断言 (ASSERT) 语句

<<EDA技术及应用教程>>

- 3.1.3 信号赋值语句
- 3.1.4 变量赋值语句
- 3.1.5 IF语句
- 3.1.6 CASE语句
- 3.1.7 LOOP语句
- 3.1.8 NEXT语句
- 3.1.9 EXIT语句
- 3.1.10 过程调用语句
- 3.2 并发处理语句
 - 3.2.1 进程 (PROCESS) 语句
 - 3.2.2 并发信号赋值 (Concurrent Signal Assignment) 语句
 - 3.2.3 条件信号赋值 (Conditional Signal Assignment) 语句
 - 3.2.4 选择信号赋值 (Selective Signal Assignment) 语句
 - 3.2.5 并发过程调用 (Concurrent Procedure Call) 语句
 - 3.2.6 块 (BLOCK) 语句
 - 3.2.7 元件例化语句
 - 3.2.8 生成语句
- 3.3 其他语句和说明
 - 3.3.1 属性 (ATTRIBUTE) 描述与定义语句
 - 3.3.2 文本文件操作
- 习题
- 第4章 VHDL语言描述的典型电路设计
 - 4.1 组合逻辑电路设计
 - 4.1.1 编码器、译码器与选择器
 - 4.1.2 加法器、求补器
 - 4.1.3 三态门及总线缓冲器
 - 4.2 时序电路设计
 - 4.2.1 时钟信号和复位信号
 - 4.2.2 触发器
 - 4.2.3 寄存器
 - 4.2.4 计数器
 - 4.3 存储器
 - 4.3.1 存储器描述中的一些共性问题
 - 4.3.2 ROM (只读存储器)
 - 4.3.3 RAM (随机存储器)
 - 4.3.4 FIFO (先进先出堆栈)
 - 4.4 有限状态机 (FSM) 设计
 - 4.4.1 一般状态机的设计
 - 4.4.2 状态值编码方式
 - 4.4.3 剩余状态与容错技术
 - 4.5 常用接口电路设计
 - 4.5.1 常用显示接口电路设计
 - 4.5.2 常用键盘接口电路设计

<<EDA技术及应用教程>>

4.5.3 常用AD转换接口电路设计

4.5.4 MCS-51单片机与FPGA/CPLD总线接口逻辑设计

习题

第5章 系统设计

5.1 系统层次化设计

5.1.1 系统层次化设计思路简介

5.1.2 利用VHDL语言实现系统层次化设计

5.1.3 利用图形输入法和VHDL语言混合输入实现系统层次化设计

5.1.4 系统层次化设计应用举例

5.2 应用系统设计举例

5.2.1 多功能数字钟设计

5.2.2 数据采集系统设计

5.3 SOPC技术简介

5.3.1 SOPC简介

5.3.2 IP模块

习题

第6章 仿真与实现

6.1 仿真

6.1.1 仿真方法

6.1.2 测试(平台)程序的设计方法

6.1.3 仿真输入信息的产生

6.1.4 仿真结果的处理

6.2 逻辑综合

6.2.1 约束条件

6.2.2 工艺库

6.2.3 逻辑综合的基本步骤

6.3 设计实现

6.3.1 设计实现载体

6.3.2 设计实现过程

6.3.3 设计实现与逻辑综合的关系

6.4 优化设计

6.4.1 算法优化

6.4.2 代码优化

6.4.3 综合过程中的优化

6.4.4 其他设计技巧

习题

第二篇 实践篇

第7章 Xilinx软件基本操作

7.1 Xilinx软件流程

7.1.1 Xilinx软件介绍

7.1.2 软件流程

7.1.3 原理图输入方式

7.2 IP核的应用

7.3 时序约束与时序分析初步

7.3.1 时序分析

7.3.2 时序约束

7.3.3 时序约束的实施

<<EDA技术及应用教程>>

7.3.4 时序分析报告

第8章 VHDL设计实验

8.1 Xilinx ISE14.1软件的基本应用实验

8.1.1 ISE软件的基本应用

8.1.2 实验要求

8.2 基础实验

8.2.1 编码器

8.2.2 七段数码管显示译码

8.2.3 移位寄存器

8.2.4 计数器

8.2.5 售货机

8.2.6 交通灯控制器

8.3 综合实验

8.3.1 多功能数字钟实验

8.3.2 乘法器实验

8.4 设计型实验

8.4.1 智力竞赛抢答器设计

8.4.2 电子琴设计

8.4.3 电子乒乓球游戏系统

8.4.4 数字密码锁设计

8.4.5 数据采集与检测系统

8.4.6 任意波形发生器设计

8.4.7 量程自动转换的数字式频率计

8.4.8 电梯自动控制器

8.4.9 8×8点阵汉字显示综合实验

8.4.10 FIR滤波器的设计

第9章 FPGA硬件电路设计

9.1 FPGA硬件系统组成

9.1.1 FPGA硬件系统

9.1.2 FPGA引脚

9.2 电源电路

9.2.1 FPGA电源指标要求

9.2.2 电源解决方案

9.2.3 FPGA系统板电源设计实例

9.3 FPGA 配置电路

9.3.1 Xilinx FPGA配置概述

9.3.2 FPGA的常用配置电路

9.4 存储器接口电路设计

9.4.1 高速SDRAM存储器

9.4.2 异步SRAM (ASRAM) 存储器

9.4.3 Flash存储器

9.4.4 DDR2存储器

9.5 人机界面电路设计

9.5.1 PS2键盘/鼠标接口

9.5.2 按键与开关

9.5.3 显示接口

9.6 处理器的接口设计

<<EDA技术及应用教程>>

9.6.1 串行接口

9.6.2 并行接口

9.7 时钟和复位电路

9.7.1 时钟电路

9.7.2 复位电路

附录A Quartus 9.0简明教程

附录B 基础实验程序

参考文献

章节摘录

版权页：插图：配置可以把特定的构造体关联到一个确定的实体。

正如“配置”一词本身的含义一样，配置语句是用来为较大的系统设计提供管理和工程组织的。

通常在大而复杂的VHDL工程设计中，配置语句可以为实体指定或配属一个构造体，如可以利用配置使仿真器为同一实体配置不同的构造体以使设计者比较不同构造体的仿真差别，或者为例化的各元件实体配置指定的构造体，从而形成一个所希望的例化元件层次构成的设计实体。

配置也是VHDL设计实体中的一个基本单元，在综合或仿真中，可以利用配置语句为确定整个设计提供许多有用的信息。

例如对以元件例化的层次方式构成的VHDL设计实体，就可以把配置语句的设置看成是一个元件表，以配置语句指定在顶层设计中的每一元件与一特定构造体相衔接，或赋予特定属性。

配置语句还能用于对元件的端口连接进行重新安排等。

VHDL综合器允许将配置规定对应一个设计实体中的最高层设计单元，但只支持对最顶层的实体进行配置。

通常情况下，配置主要用在VHDL的行为仿真中。

<<EDA技术及应用教程>>

编辑推荐

《普通高校"十二五"规划教材:EDA技术及应用教程》每一个实验后面都有拓展性的思考题,给学习者足够的思考空间和创造空间,可以作为高等院校电子工程、通信、工业自动化、计算机应用技术等学科的本科生或研究生的电子设计或EDA技术课程的教材和实验指导书,也可作为相关专业技术人员的参考书。

<<EDA技术及应用教程>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>