

<<网络处理器原理与技术>>

图书基本信息

书名：<<网络处理器原理与技术>>

13位ISBN编号：9787563509539

10位ISBN编号：7563509534

出版时间：2004-11

出版时间：北京邮电大学出版社

作者：张宏科

页数：313

字数：425000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## <<网络处理器原理与技术>>

### 内容概要

本书首先从基本原理和具体技术的角度对网络处理器进行了概要介绍，然后主要以Intel公司的第二代网络处理器IXP2XXX为例，分硬件结构、软件流程、编程指令、应用实例、软件开发工具的使用等方面对网络处理器进行了详细的分析。

本书取材新颖，内容丰富，实用性强，可作为初学者了解网络处理器基本知识的入门指南，也可作为利用网络处理器进行项目研发的工程人员的参考手册，还可作为通信专业的研究生和高年级本科生学习网络处理器知识的教材。

## &lt;&lt;网络处理器原理与技术&gt;&gt;

## 书籍目录

第1章 绪论 1.1 网络处理器的基本概念 1.1.1 网络处理器的产生背景 1.1.2 网络处理器的定义 1.1.3 网络处理器的基本组成 1.2 网络处理器的发展状况 1.3 Intel网络处理器第2章 Intel IXA简介 2.1 Intel IXA概述 2.2 为什么要使用IXP2XXX网络处理器 2.3 Intel IXP2XXX简介 2.4 Intel IXA可移植性框架 2.5 基于IXP2XXX的典型系统结构 2.6 典型的数据包处理流程第3章 IXP2400硬件体系结构 3.1 IXP2400硬件结构概述 3.1.1 IXP2400硬件结构组成 3.1.2 IXP2400硬件结构特征 3.2 微引擎 3.2.1 概述 3.2.2 微引擎的组成部分 3.2.3 线程 3.2.4 事件信号 3.2.5 数据通道寄存器的寻址模式 3.3 DRAM控制器 3.3.1 概述 3.3.2 DRAM控制器的特征 3.3.3 DRAM的读/写操作 3.4 SRAM 控制器 3.4.1 概述 3.4.2 SRAM控制器支持的操作 3.5 SHaC单元 3.5.1 概述 3.5.2 Scratchpad操作 3.5.3 CAP操作 3.5.4 哈希运算 3.6 MSF的硬件结构 3.6.1 概述 3.6.2 介质总线接口 3.6.3 UTOPIA协议模 3.6.4 POS?PHY协议模式 3.6.5 CSIX协议模式 3.6.6 MSF接收 3.6.7 MSF 发送 3.7 Intel Xscale Core 3.8 PCI控制器 3.9 Chassis单元 3.9.1 IXP2400中的并行处理机制 3.9.2 Chassis的结构 3.10 IXP2400的外围设备 3.11 基于IXP2400的系统构架方案 3.11.1 Dual Ingress/Egress构架方案 3.11.2 Single Ingress/Egress构架方案 3.11.3 Chaining构架方案 3.11.4 一个基于IXP2400的系统构架实例第4章 基于IXP2XXX的网络处理 4.1 基于IXP2XXX的网络处理的基本知识 4.2 基于IXP2XXX的并行处理 4.3 IXP2XXX中数据结构的管理和操作 4.4 微引擎编程模型 4.5 数据包处理流程的性能分析第5章 IXP2XXX编程参考 5.1 数据包处理软件概述 5.2 源文件 5.3 模块化结构 5.4 汇编过程 5.5 汇编预处理 5.6 常量表达式 5.7 运算符 5.8 函数 5.9 参数、标记列表 5.10 寄存器和信号 5.11 IXP2XXX的伪指令 5.12 IXP2XXX的指令集第6章 IXP2XXX的应用 6.1 基于IXP2400的IPv6路由器设计 6.2 基于IXP2400的DiffServ系统的设计附录 开发工具Workbench的使用 参考文献

<<网络处理器原理与技术>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>